

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of :
Yasuhiro TOKUNAGA :
Serial No.: [NEW] : Attn: Applications Branch
Filed: September 24, 2003 : Attorney Docket No.: OKI.575
For: SEMICONDUCTOR DEVICE

CLAIM OF PRIORITY

Honorable Assistant Commissioner for Patents and Trademarks,
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

Applicant, in the above-identified application, hereby claims the priority date
under the International Convention of the following Japanese application:


Appln. No. 2003-075123 filed March 19, 2003

as acknowledged in the Declaration of the subject application.

A certified copy of said application is being submitted herewith.

Respectfully submitted,

VOLENTINE FRANCOS, PLLC


Adam C. Volentine
Registration No. 33,289

12200 Sunrise Valley Drive, Suite 150
Reston, Virginia 20191
Tel. (703) 715-0870
Fax. (703) 715-0877

Date: September 24, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 1 9 日
Date of Application:

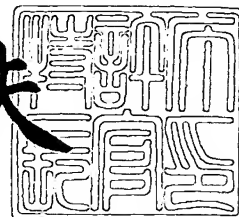
出 願 番 号 特 願 2 0 0 3 - 0 7 5 1 2 3
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 7 5 1 2 3]

出 願 人 沖電気工業株式会社
Applicant(s):

2 0 0 3 年 8 月 2 1 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0G004757

【あて先】 特許庁長官殿

【国際特許分類】 G01K 7/00

【発明者】

 【住所又は居所】 東京都港区虎ノ門 1 丁目 7 番 1 2 号 沖電気工業株式会
社内

 【氏名】 徳永 安弘

【特許出願人】

 【識別番号】 000000295

 【氏名又は名称】 沖電気工業株式会社

【代理人】

 【識別番号】 100089093

 【弁理士】

 【氏名又は名称】 大西 健治

【手数料の表示】

 【予納台帳番号】 004994

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9720320

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 中央処理装置 (CPU) を搭載したチップと同一のチップ内に前記 CPU の温度を測定する為の温度検出回路を備えたことを特徴とする半導体装置。

【請求項 2】 前記温度検出回路はトランジスタのオフリーク電流の温度依存性を用いて温度を検出することを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記温度検出回路は、トランジスタのオフリーク電流をトランジスタの浮遊容量に充電することにより当該浮遊容量が接続される充電ノードの電位を上昇させ、この電位レベルとトランジスタの閾値とを比較することにより前記 CPU の温度が所定の温度に到達したことを検知する温度検知部と、この温度検知部の信号により駆動され検知信号を出力及び保持する検知信号出力部から構成されることを特徴とする請求項 2 項記載の半導体装置。

【請求項 4】 前記温度検知部は、電源電位 VDD と接地電位間に直列接続された第 1 の PMOS トランジスタと第 1 の NMOS トランジスタから構成され、前記充電ノードは、前記第 1 の PMOS トランジスタのドレインと第 1 の NMOS トランジスタのドレインの接続点であり、この充電ノードと接地電位間の浮遊容量が、前記第 1 の PMOS トランジスタ及び NMOS トランジスタが OFF 状態の時に、第 1 の PMOS トランジスタのオフリーク電流と第 1 の NMOS トランジスタのオフリーク電流との差分電流により充電されることを特徴とする請求項 3 記載の半導体装置。

【請求項 5】 前記検知信号出力部は、電源電位 VDD と接地電位間に直列接続された第 2 の PMOS トランジスタと第 2、第 3 の NMOS トランジスタの直列接続回路及びこの直列回路の出力ノードに接続されたデータ保持回路から構成され、第 2 の PMOS トランジスタのドレインが前記出力ノードに接続されると共に、前記第 2 の NMOS トランジスタのドレインに接続され、該第 2 の NMOS トランジスタのゲートは前記第 1 の PMOS トランジスタのゲートに接続され、ドレインが第 3 の NMOS トランジスタのドレインに接続され、前記第 3 の NMOS トランジスタのゲートは、前記充電ノードに接続され、ソースが接地されており、前記出力ノードは温度検知

を開始した時点で前記第2のPMOSトランジスタによりプリチャージされており、前記充電ノードの電位が第3のNMOSトランジスタの閾値を超えた時点で、前記第2及び第3のNMOSトランジスタがON状態となることにより、前記出力ノードに蓄積されていたプリチャージ電荷を放電させて、前記出力ノードの電位を変化させ、この変化された電位を前記データ保持回路に保持することを特徴とする請求項3に記載の半導体装置。

【請求項6】 前記検知信号出力部は、更にソースを電源電位VDDに接続した第3のPMOSトランジスタを備え、そのゲートを前記出力ノードに接続し、ドレインを前記充電ノードに接続し、CPUの温度が設定温度に達し、前記出力ノードのプリチャージ電荷が放電された時に、ON状態となり前記充電ノードの浮遊容量の充電を加速することを特徴とする請求項5記載の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、温度検出回路を備えた半導体装置、特に、CPU等の論理回路を搭載した半導体チップの温度検出機能を備えた半導体装置に関する。

【0002】

【従来の技術】

論理回路としてのセントラルプロセッサユニット（以下、CPU）は、近年高速化の要求が高まっている。これに伴って、CPUの高速動作による発熱も増大しており、抵抗値の増加、消費電力の増加、半導体装置の劣化の加速現象が発生している。この結果、CPU動作の不具合が発生したり、暴走する等の問題が生じている。

【0003】

この問題を回避するために、従来、CPUの外部に温度センサを配置して温度の監視を行うことによりCPUが暴走する前に警告を発する等の対策がとられている。このようなシステムの一例としては、例えば、CPUと外部回路とを接続する為のインターフェース回路を設け、CPUの外部に周辺温度を測定するための温度センサを配置し、そのセンサを制御するセンサ制御回路を設け、このセンサ制御回

路をインターフェース回路とCPUに接続する構成のシステムがある。

【0004】

上記従来のシステムによれば、CPUの周辺温度が設定値よりも高い温度になった場合に、センサ制御回路で一旦情報を受け取り、処理された信号をCPUに提供し、これにより動作周波数を低減させたり、警報を発する等の処理を行ってCPUの暴走を防ぐようになっている。

【0005】

その他の従来技術としては、PN接合ダイオードに定電流源より順方向電流を供給し、その時のダイオードの両端の電圧を測定することにより、電圧と温度との関係を利用して温度を測定するものがある（例えば、特許文献1参照）。

【0006】

【特許文献1】

特開平5-283749号公報

【0007】

【発明が解決しようとする課題】

しかしながら、CPUの外部に温度センサーを配置する前述の方法は、CPU周囲の温度を検出しているにすぎず、CPU自体の温度を測定しているわけではないので、リアルタイムにチップの温度を精度良く制御出来ないという問題点があった。

【0008】

この発明は、前記従来の問題点を解決し、CPUチップの温度を直接測定する温度検出回路をチップ内部に組み込むことにより、精度良くリアルタイムにCPUの温度制御を行う機能を備えた半導体装置を提供することを目的とする。

【0009】

【課題を解決するための手段】

上記課題を解決するために、本発明の半導体装置に於いては、CPUと同一のチップ内に温度検出回路を設け、この温度検出回路が電源電位VDDと接地電位間に直列接続されたPMOSトランジスタとNMOSトランジスタから構成される温度検知部を備え、PMOSトランジスタとNMOSトランジスタの接続点（充電ノード）と接地電位間の浮遊容量をPMOSトランジスタとNMOSトランジスタのオフリーク電流の差分

電流により充電することにより接続点の電位を変化させ、この電位が所定の期間内に閾値レベルに達した時にCPUの温度が設定温度に達したと判定するようにしている。

【0010】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照しながら詳細に説明する。

図2は、本発明の半導体装置の全体構成を示す図であり、図において、CPU11と外部回路とを接続するためにインターフェース回路12が接続され、またCPU11の内部にチップ温度を検出するための温度検出回路13が接続され、その検出回路を制御する制御回路14が接続されている。制御回路14の出力は、CPU11の内部に接続されている。

【0011】

〔第1の実施の形態〕

図1は、温度検出回路の第1の実施の形態を示す回路図であり、TRpはPチャネルMOS (PMOS) トランジスタを、TRnはNチャネルMOS (NMOS) トランジスタを表している。入力信号EN1は、TRp11とTRn12のゲートに接続され、リセット信号RESET1はTRn13のゲートに接続されている。また、ノードC1 (充電ノードとも称する) はTRp11のドレインとTRn13のドレインの接続点であり、TRn14のゲートに接続されている。TRp11のソースは電源 (VDD) に接続され、TRn12は、そのソースをTRn14のドレインに接続し、ドレインを信号出力ノードOUT1に接続している。TRn14のソースは接地電位 (GND) に接続されている。また、TRp15のソースは、電源VDDに接続され、ドレインが出力ノードOUT1に接続され、ゲートにはプリチャージ信号PRE1が接続されている。更に、インバータ回路INV11とINV12により構成されたデータ保持回路が出力ノードOUT1に接続されている。このインバータの寸法(W/L) は、TRn12、TRn14及びTRp15より小さい寸法で構成されている。

【0012】

次に図3のタイムチャートを用いて、図2の回路の動作を説明する。

区間A: プリチャージ信号PRE1は“L”レベルでTRp15を導通させ、ノードOUT1を“H”レベルにプリチャージし、入力信号EN1は“L”レベルであり、リセット信号RESET

1は”L”レベルであるので、TRp11がON状態TRn13がOFF状態となり、ノードC1は”H”レベルに充電される。これにより、TRn12はOFF状態、TRn14はON状態となり出力ノードOUT1は”H”レベルに保持される。

【0013】

区間B: プリチャージ信号PRE1は”L”レベルを維持し、リセット信号RESET1が”L”レベルから”H”レベルに遷移し、信号EN1は”L”レベルから”H”レベルに遷移する。これによりノードC1に充電されていた電荷がTRn13を介して放電され、ノードC1は”H”レベルから”L”レベルに変化する。この時、TRp15とTRn12はON状態となるが、TRn14がOFF状態となるため、出力ノードOUT1は”H”レベルのまま変化しない。

【0014】

区間C: プリチャージ信号PRE1を立ち上げることにより、TRp15をOFFさせ、出力ノードOUT1への充電（プリチャージ）を終了する。この状態は、後述の区間Eが終了するまで保持される。

【0015】

区間D: 所定の周期Tで周期的にリセット信号RESET1を入力することにより、ノードC1に充電されている電荷を放電させる。温度の上昇に伴ってノードC1を充電する電流 $(I_{off}(TRp11) - I_{off}(TRp13))$: I_{off} はTRp11とTRn13のオフリーク電流であり、その温度特性については図6を参照のこと) の指数関数的な増加により、上記周期Tの間にノードC1の電位が上昇する。

【0016】

区間E: ノードC1の電位の上昇によりTRn14の閾値を超えると、TRn14はON状態となり、またTRn12は、EN1が”H”レベルを維持しているためON状態であるため、プリチャージ期間で出力ノードOUT1に蓄積されていた電荷が放電され、OUT1の電位は、”H”レベルから”L”レベルに変化する。この時、TRp15にもオフリーク電流が流れるが、この電流値は 10^{-9} (A/um) のオーダーであるのに対し、出力ノードOUT1の電位を保持しているインバータ対(INV11, INV12)のON電流は 10^{-4} (A/um) のオーダーであるため、TRp15のオフリーク電流によって出力ノードOUT1の電位が変動することは無い。

【0 0 1 7】

区間F:前記区間Eにおいて、CPUチップの温度が所定の温度を超えたことが検出されると、CPUは所定の処理を行った後、前記プリチャージ信号PRE1を”L”レベル（有効）とし、信号EN1を”L”レベルとすることにより、出力ノードOUT1を初期状態である”H”レベルに充電する。

【0 0 1 8】

この回路のオフリーク電流の電流源であるTRp11のゲート幅Wは、以下のようにして決定される。NMOSトランジスタとPMOSトランジスタの単位長当たりのオフリーク電流値は同一であり、実際には、オフリーク電流はTRp11のゲート幅WpとTRn13のゲート幅Wnの差分値（ $W_d = W_p - W_n$ ）を用いて算出される。温度を検知する周期は前記リセット信号RESET1の周期Tであり、ノードC1と接地間の浮遊容量をCとすると、この容量Cに蓄積される電荷により上昇する電位Vは以下に示す式（1）により表すことが出来る。

$$V = (10(T_a/50) - 11.5 * W_d * T) / C \quad (1)$$

但し、TaはCPUチップの温度である。この設定温度をTa=125（度C）とし、C=10fF、T=10nsとすると、式（1）により、 $V = W_d/10$ となるので、TRn14の閾値電圧Vthを0.6Vとすると $W_d = 6 \cdot m$ となるように、TRp11とTRn13のゲート幅Wp、Wnを設定すればよいことになる。

【0 0 1 9】

以上説明したように、CPUは制御回路14を介して出力ノードOUT1の電位を読み取り、”H”レベルから”L”レベルに変化したことを検知すると、熱暴走などによりデータが破壊される前に、それらのデータを安全な場所に格納した後システムを停止させることが出来る。システムを停止させた後は、前記区間Fにおいて、回路を初期化し、再び温度を検知できるようにすることが出来る。

【0 0 2 0】

[第2の実施の形態]

図4は、温度検出回路の第2の実施の形態を示す回路図であり、第1の実施の形態における回路と異なる点はTRp16が追加され、そのゲートが出力ノードOUT1に接続され、そのソースが電源電位VDDに、ドレインがノードC1（充電ノード）

に接続されている点である。

【0021】

この回路の動作は、第1の実施の形態における温度検出回路の動作と同様であるが、前記トランジスタTRp16が追加されたことにより、区間Dの最後でノードC1の電位がTRn14の閾値を超えてTRn14がON状態になり、出力ノードOUT1の電位が“H”レベルから“L”レベルに変化すると、TRp16がON状態となるので、ノードC1の浮遊容量Cが急速に充電される。これにより、CPUの温度が設定温度を超えたことを検知した際に出力ノードOUT1を確実に“L”レベルに保持するので、誤動作を防止することができる。

【0022】

【発明の効果】

以上詳細に説明したように、この発明によれば、CPUと同一のチップ内に温度検出回路を設け、この温度検出回路が電源電位VDDと接地電位間に直列接続されたPMOSトランジスタとNMOSトランジスタから構成される温度検知部を備え、PMOSトランジスタとNMOSトランジスタの接続点（充電ノード）と接地電位間の浮遊容量をPMOSトランジスタとNMOSトランジスタのオフリーク電流の差分電流により充電することにより充電ノードの電位を変化させ、この電位が所定の期間内に閾値レベルに達した時にCPUの温度が設定温度に達したと判定するので、精度の良くリアルタイムにCPUの温度制御を行う機能を備えた半導体装置を提供することが出来る。

【図面の簡単な説明】

【図1】

本発明の半導体装置における温度検出回路の第1の実施の形態を示す回路図である。

【図2】

本発明の半導体装置の全体構成を示す図である。

【図3】

本発明の第1の実施の形態における温度検出回路の動作を説明する為のフローチャートである。

【図 4】

本発明の半導体装置における温度検出回路の第 2 の実施の形態を示す回路図である。

【図 5】

本発明の第 2 の実施の形態における温度検出回路の動作を説明する為のフローチャートである。

【図 6】

MOSトランジスタの単位長さ当たりのオフリーク電流 (I_{off}) と温度 (T_a) との関係を示す図である。

【符号の説明】

TRp11、TRp15、TRp16 PMOSトランジスタ

TRn12、TRn13、TRn14 NMOSトランジスタ

INV11、INV12 インバータ回路

PRE1 出力ノードOUT1のプリチャージ信号

EN1 トランジスタTRp11の入力信号

RESET1 TRn13の入力信号

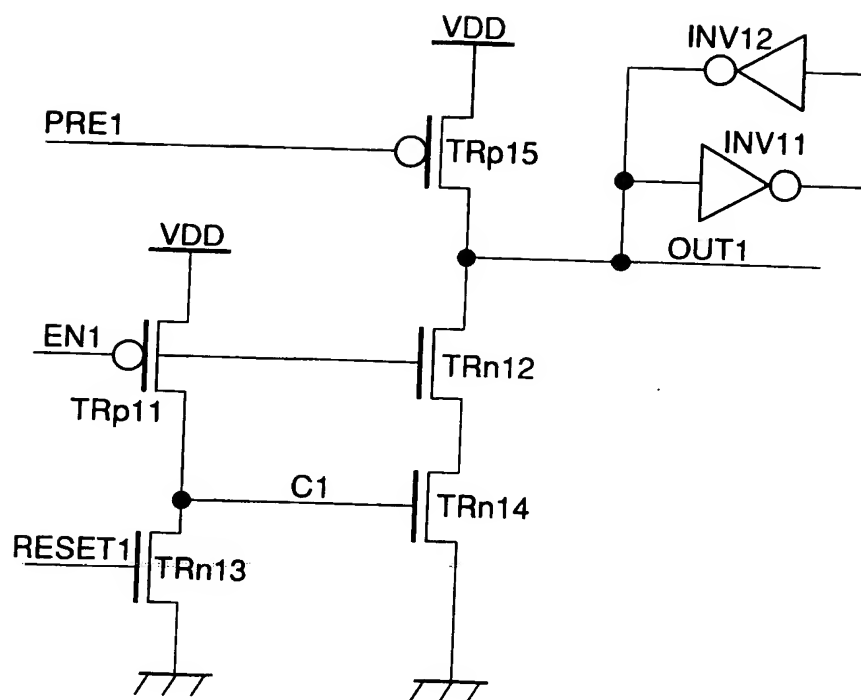
C1 充電ノード

OUT1 出力ノード

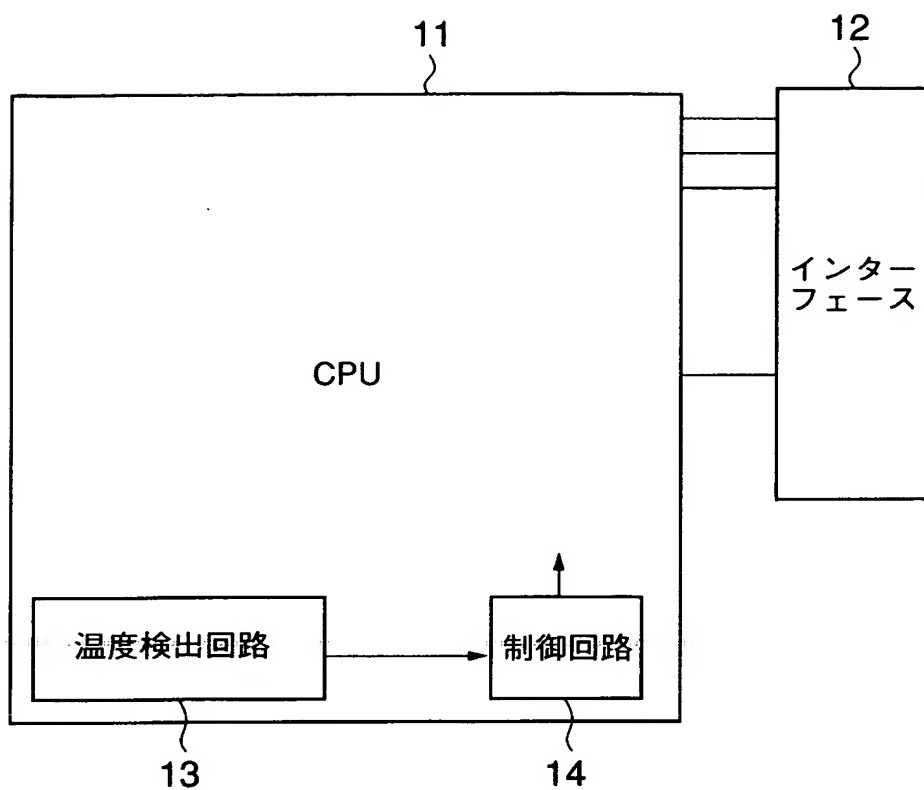
VDD 電源電位

【書類名】 図面

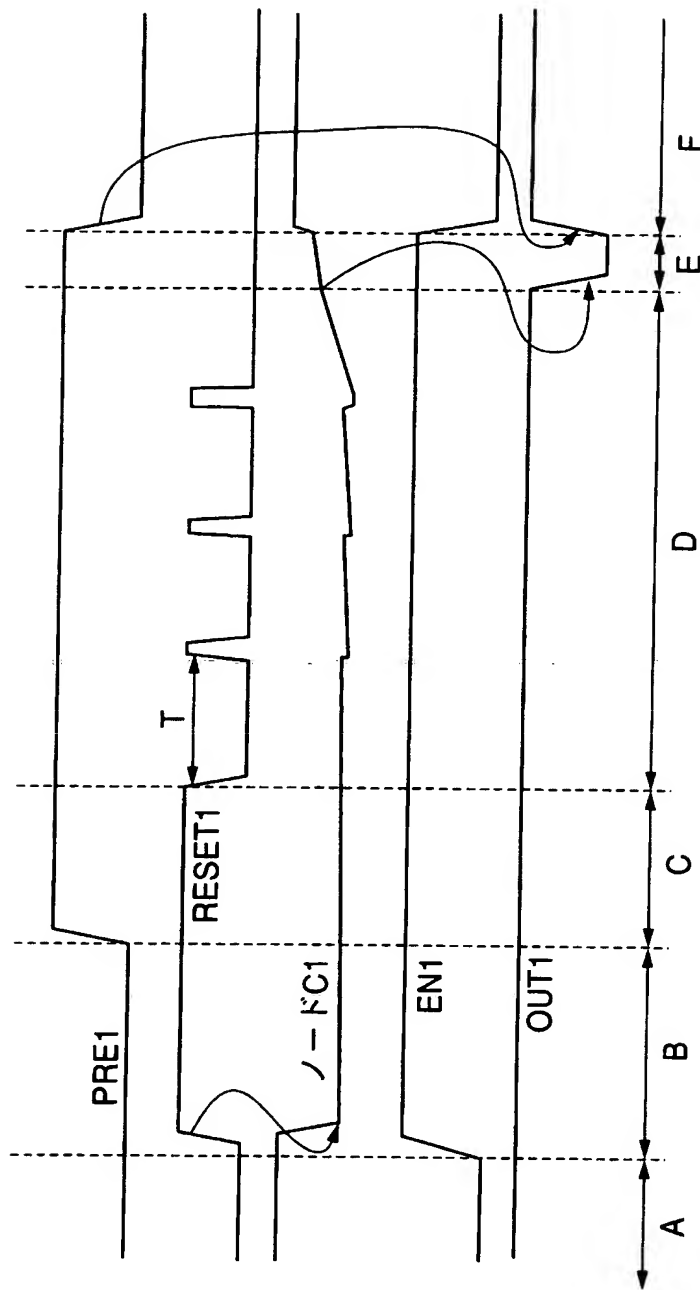
【図 1】



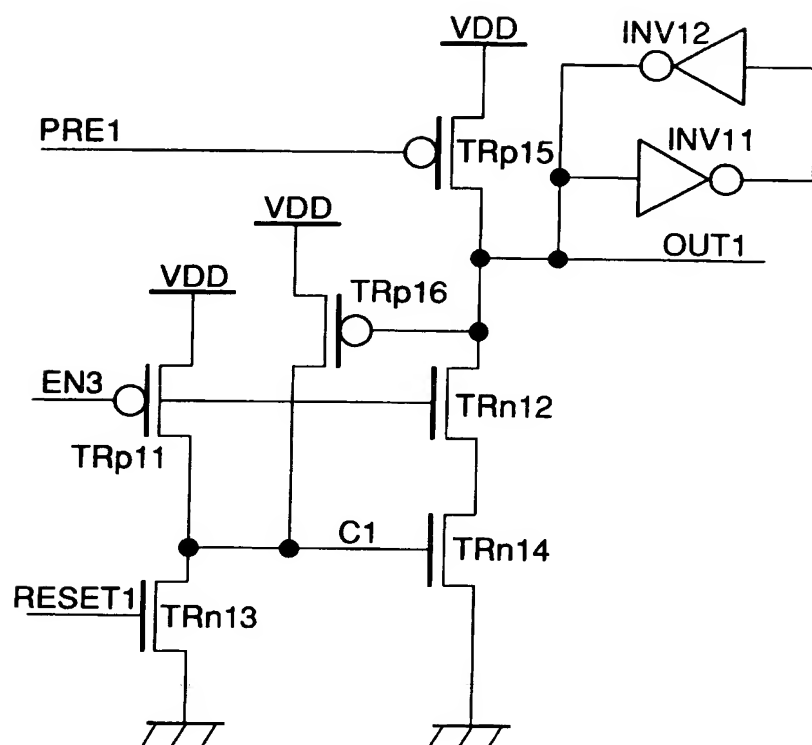
【図 2】



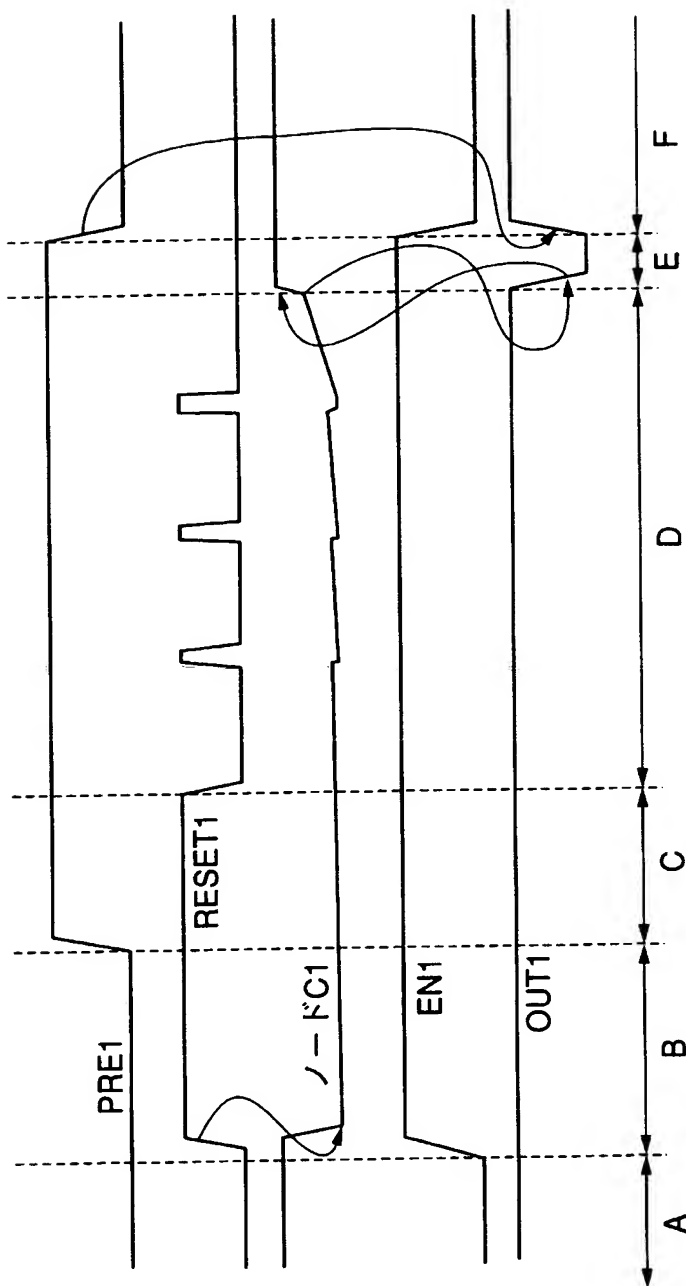
【図 3】



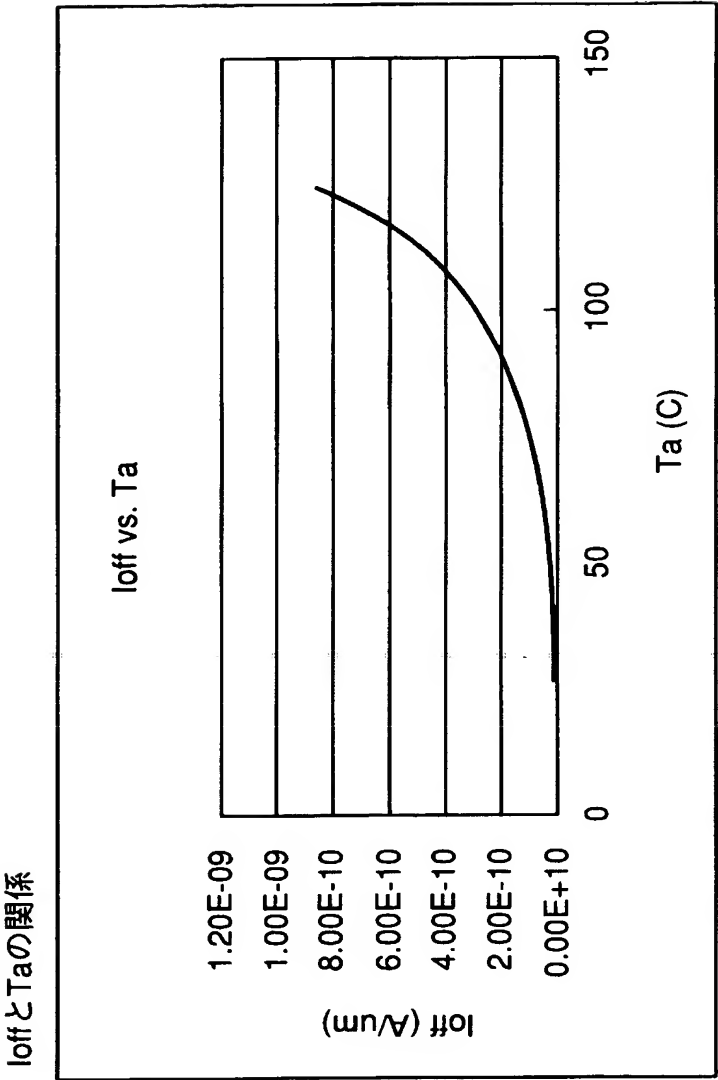
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 CPUチップの温度を直接測定する温度検出回路をチップ内部に組み込むことにより、精度良くリアルタイムにCPUの温度制御を行う機能を備えた半導体装置を提供することを目的とする。

【解決手段】 CPU11と同一のチップ内に温度検出回路を設け、この温度検出回路が電源電位VDDと接地電位間に直列接続されたPMOSトランジスタTRp11とNMOSトランジスタTRn13から構成される温度検知部を備え、PMOSトランジスタTRp11とNMOSトランジスタTRn13の接続点（充電ノード）と接地電位間の浮遊容量をPMOSトランジスタTRp11とNMOSトランジスタTRn13のオフリーク電流の差分電流により充電することによりこの充電ノードの電位を変化させ、この電位が所定の期間内に閾値レベルに達した時にCPUの温度が設定温度に達したと判定する。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 7 5 1 2 3
受付番号	5 0 3 0 0 4 4 7 2 5 9
書類名	特許願
担当官	第一担当上席 0 0 9 0
作成日	平成 1 5 年 3 月 2 0 日

< 認定情報・付加情報 >

【提出日】 平成15年 3月19日

次頁無

特願 2 0 0 3 - 0 7 5 1 2 3

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 0 2 9 5]

1 . 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

東京都港区虎ノ門 1 丁目 7 番 1 2 号

氏 名

沖電気工業株式会社